

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11251494 A**

(43) Date of publication of application: **17.09.99**

(51) Int. Cl

H01L 23/29

H01L 23/28

(21) Application number: **10067819**

(71) Applicant: **MITSUI HIGH TEC INC**

(22) Date of filing: **02.03.98**

(72) Inventor: **MIMURA SHINYA**

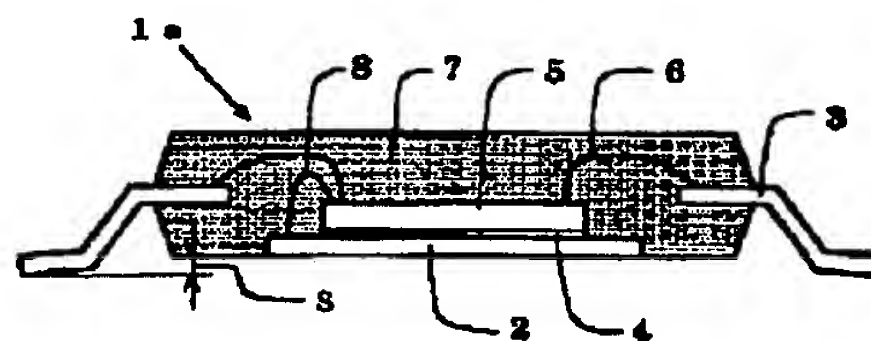
(54) **SEMICONDUCTOR DEVICE**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To relieve the heat of a semiconductor element and noise directly to the open air or mounting board by exposing the back side of a semiconductor element mounting face of a semiconductor element mounting part out of an encapsulating resin.

SOLUTION: At a semiconductor electric 1a the back side of a semiconductor element mounting face of a semiconductor element mounting part 2 is not covered with an encapsulating resin 7 but is made to be exposed out of the encapsulating resin 7. The down bond 8 is made to the semiconductor element mounting part 2 from a ground electrode of a semiconductor element 5, and the semiconductor element mounting part 2 is utilized as a ground. A high thermal conductivity Ag paste which is lean in solvent is used as an adhesive 5 for mounting the semiconductor element 5, and the stand-off is set in a range of 0.0508 ± 0.0254 mm. Thus it is possible to relieve the heat of the semiconductor element well to the mounting substrate as well as the noise well to the mounting board and is made surely mountable, even if warpage in the semiconductor substrate is generated.



(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平11-251494

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.⁶H 0 1 L 23/29
23/28

識別記号

F I

H 0 1 L 23/36
23/28A
B

審査請求 未請求 請求項の数 4 F D (全 4 頁)

(21) 出願番号 特願平10-67819

(22) 出願日 平成10年(1998) 3月2日

(71) 出願人 000144038

株式会社三井ハイテック

福岡県北九州市八幡西区小嶺2丁目10-1

(72) 発明者 三村 真也

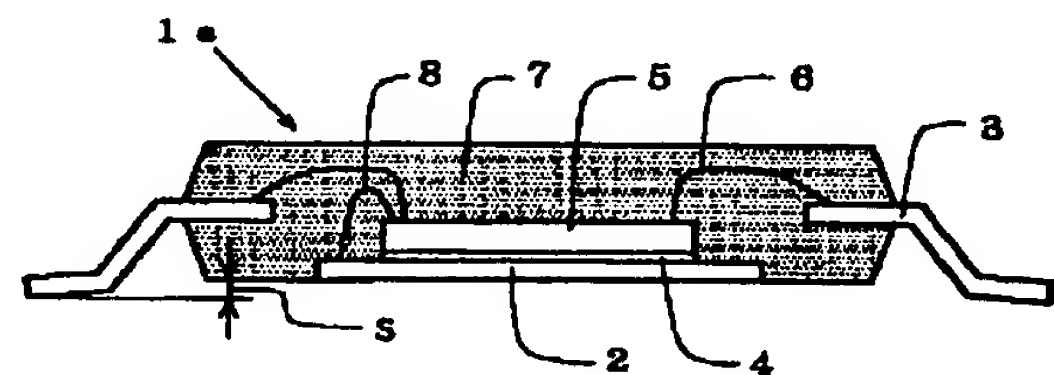
福岡県北九州市八幡西区小嶺2丁目10番1
号 株式会社三井ハイテック内

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 Ga/As素子などの比較的発熱量が大きく、またノイズが発生しやすい半導体素子を搭載した場合でも、半導体素子の発熱やノイズを良好に外部に逃がすことのできる半導体装置を提供する。

【解決手段】 半導体素子搭載部2の半導体素子5搭載面の裏面が、封止樹脂7外に露出するように半導体装置1を構成する。



【特許請求の範囲】

【請求項 1】 半導体素子搭載部と、半導体素子搭載部の周囲に配置された複数のリードと、前記半導体素子搭載部の一面にマウントされた半導体素子と、半導体素子及び半導体素子搭載部の周囲を封止する封止樹脂とを備えた半導体装置において、前記半導体素子搭載部の半導体素子搭載面の裏面は、封止樹脂外に露出されてなることを特徴とする半導体装置。

【請求項 2】 前記半導体素子搭載部をグランドとしたことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 スタンドオフを 0.025~0.090 mm の範囲内に設定したことを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 半導体素子のマウントに、貧溶媒の高熱伝導性 Ag ペーストを使用したことを特徴とする請求項 1 記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置に係り、特に Ga/As 素子などの比較的発熱量の大きな半導体素子を搭載するのに適した半導体装置の構造に関するものである。

【0002】

【従来の技術】図 3 に半導体装置の一般的な構造を示す。すなわち半導体装置 1 は、半導体素子搭載部 2 と、半導体素子搭載部 2 の周囲に配置された複数のリード 3 と、半導体素子搭載部 2 の一面に Ag ペーストなどの接着剤 4 を介してマウントされた Si 片などからなる半導体素子 5 と、半導体素子 5 とリード 3 とを電気的に接続するボンディングワイヤ 6 と、半導体素子 5、半導体素子搭載部 2、ボンディングワイヤ 6 及びリード 3 のワイヤボンディング領域を封止してなる封止樹脂 7 とから構成されている。

【0003】ところで、近年携帯電話などのマルチメディア電子機器の普及に伴い、従来用いられてきた Si 素子に代わって、Ga/As 素子などが実用化されている。例えば Ga/As MMIC は、情報の高速大容量伝送が可能で、かつ Si デバイスでは動作困難なマイクロ波帯、ミリ波帯で動作する他、UHF 帯においても低消費電力、低雑音、高効率などの優れた特性を有しており、UHF 帯からミリ波帯での通信などに広く用いられている。特に携帯電話の小型化、低消費電力化に貢献するデバイスとして注目されている。

【0004】

【発明が解決しようとする課題】ところが Ga/As 素子は、Si 素子などと比較して発熱量が大きく、またノイズも発生しやすいという問題点を有する。このため従来は、まず放熱対策として、半導体素子 5 の接着材 4 に通常の Ag ペーストと比較して熱伝導性の高い半田ペーストを使用していた。また、ノイズ対策として、半導体

素子搭載部 2 にダウンボンドを行い、半導体素子搭載部 2 をグランドとして活用するという試みが行われていた。

【0005】しかし放熱対策として半導体素子 5 の接着剤 4 として半田ペーストを用いた場合、接合時に半導体素子 5 の裏面にメタライゼーションを施さなければならず、また半田の濡れ性を良くするため窒素ガスやフォーミングガス雰囲気が必要なために、それらを管理するための設備を準備しなければならないという問題点があった。また半田中のフラックスにはハロゲン化合物が含まれているのだが、これは半導体素子 5 のアルミパッドを腐食するので強制排気しなければならず、そのための設備も必要であり、更に接合時に半田材の融点以上の加熱をしなければならないといった問題点もあった。

【0006】またノイズ対策として半導体素子搭載部をグランドとして活用した場合も、半導体素子搭載部 2 はその全面が封止樹脂 7 によってカバーされており、またリード 3 の実装下面から半導体装置 1 の封止樹脂 7 の最下面までの高さ、いわゆるスタンドオフ S が比較的高く設定されている (0.1±0.05 mm) ため、実装基板にノイズを逃がす効率が悪いといった問題点があった。

【0007】更に従来の半導体装置では、前述したように半導体素子搭載部 2 の全面が封止樹脂 7 によってカバーされているため放熱性が悪く、そのため半導体素子 5 の発熱を良好に外部に逃がすことができず、その結果熱により半導体素子 5 の誤動作を引き起こしてしまうという問題があった。

【0008】

【課題を解決するための手段】上記の問題点を解決するために、本発明は、半導体素子搭載部の半導体素子搭載面の裏面を封止樹脂外に露出することにより、半導体素子の発熱やノイズを、外気または実装基板にダイレクトに逃がすことができるようにしている。

【0009】

【発明の実施の形態】本発明の半導体装置は、樹脂封止の際、半導体素子搭載部の半導体素子搭載面の裏面を除いた領域のみを樹脂封止することにより、半導体素子搭載部の半導体素子搭載面の裏面を封止樹脂外に露出するようにしている。

【0010】また半導体素子搭載部をグランドとして活用するようにしている。この場合、半導体素子の電極のうち任意の一つあるいは複数から、またはリードのうち任意の一つあるいは複数から半導体素子搭載部にワイヤボンディングもしくはダイレクトボンディングを行うことによってダウンボンドを行うようにする。

【0011】更にまた、スタンドオフを 0.025~0.090 mm の範囲内に設定している。スタンドオフをこれよりも高く設定すると、ノイズを実装基板に逃がす効率が悪くなり、またこれよりも低く設定すると、今

度は半導体装置に反りが発生したときに、実装時に半導体装置の半導体素子搭載部のみが実装基板に当接してしまうため、リードを実装基板に良好に接続することができなくなる。なおスタンドオフは 0.0508 ± 0.0254 mmの範囲内に設定すると、更に良好な効果が得られる。

【0012】また半導体素子搭載部に半導体素子をマウントする接着剤として、貧溶媒の高熱伝導性Agペーストを使用するようにしている。この種のAgペーストは、米ダイマット社や田中貴金属工業（株）より購入することができる。このような貧溶媒の高熱伝導性Agペーストの性質としては、貧溶媒であることから粘度が低く、また揮発完了時間が短いので、一般のAgペースト（良溶媒）と比較して作業性が良好であるという特長がある。更に一般のAgペーストの熱伝導率がおおよそ $1 \sim 5$ W/(m・K)程度であるのに対して、この貧溶媒の高熱伝導性Agペーストの熱伝導率は $20 \sim 25$ W/(m・K)であるため、半導体素子の発熱を良好に伝達することができる。

【0013】また本発明のように半導体素子のマウント材として高熱伝導性Agペーストを使用した場合、半田ペーストを用いた場合のような半導体素子裏面の処理や、ダイボンディングの際の設備なども不要である。

【0014】

【実施例】以下、本発明の半導体装置の構造及び製造方法について、図面を参照しつつ詳細に説明する。なお、従来と同一の箇所については同一の符号を使用して説明する。図1は本発明の構造を示す断面図である。本実施例の半導体装置1aは、半導体素子搭載部2と、半導体素子搭載部2の周囲に配置された複数のリード3と、半導体素子搭載部2の一面に接着剤4を介してマウントされた半導体素子5と、半導体素子5とリード3とを電氣的に接続するボンディングワイヤ6と、半導体素子5、半導体素子搭載部2の半導体素子5搭載面、ボンディングワイヤ6及びリード3のワイヤボンディング領域を封止してなる封止樹脂7とから構成されている。

【0015】ここで本発明の半導体装置1aでは、半導体素子搭載部2の半導体素子搭載面の裏面は封止樹脂7によってカバーされず、封止樹脂7の外部に露出するようにしている。また半導体素子5のグランド電極からボンディングワイヤにより半導体素子搭載部2にダウンボンド8を行い、半導体素子搭載部2をグランドとして活用している。更に半導体素子5をマウントするための接着剤4として貧溶媒の高熱伝導性Agペーストを使用している。更にまた本実施例においては、スタンドオフSは、 0.0508 ± 0.0254 mmの範囲内で設定されている。

【0016】このような半導体装置1aの製造方法を簡単に説明する。まず銅系あるいは鉄系合金からなる帯状材料を、スタンピング加工あるいはエッチング加工する

ことにより、半導体素子搭載部2及びリード3などを有するリードフレームを形成する。

【0017】その後ディプレスにより半導体素子搭載部2を下方にダウンセットし、半導体素子搭載部2とリード3との間に段差を形成する。そして半導体素子搭載部2に貧溶媒の高熱伝導性Agペーストからなる接着剤4を塗布し、当該塗布部分に半導体素子5をマウントする。その後ワイヤボンディング装置により半導体素子5の電極とリード3とをボンディングワイヤ6によって電氣的に接続する。なお、このとき同時に半導体素子5の電極のうち任意の一つあるいは複数から、またはリード3のうち任意の一つあるいは複数から半導体素子搭載部2にダウンボンド8を行うようにしてもよい。

【0018】その後半導体素子2、ボンディングワイヤ6、ダウンボンド8、リード3のワイヤボンディング領域及び半導体素子搭載部2の半導体素子搭載面のみを封止樹脂7にて樹脂封止する。それからリードフレームの不要な部分を切除し、かつリード3の封止樹脂7外に露出している部分をL字状、J字状などにフォーミングする。ここでスタンドオフSは 0.0508 ± 0.0254 mmの範囲内に設定する。

【0019】図3はこのように構成された半導体装置1を実装基板9に実装した一例を示す図である。この例では半導体装置1の封止樹脂7外に露出しているリード3が、半田材10によって実装基板9の表面に形成された配線パターン11に実装される。ここで本実施例においては、実装基板9の半導体装置1の半導体素子搭載部2に対応する箇所にはアースパターン12が設けられており、このアースパターン12が半導体装置1の半導体素子搭載部2にダウンボンドされたノイズの逃げ道となる。なお、半導体素子搭載部2とアースパターン12とを半田材などで接合するような構造としても良い。また実装基板9にアースパターン12を設けない構成としても良い。

【0020】

【発明の効果】以上説明してきたように、本発明によれば、半導体素子搭載部の半導体素子搭載面の裏面は封止樹脂の外部に露出した構造となっているため、半導体素子の発熱を良好に外部に逃がすことができる。

【0021】また半導体素子搭載部をグランドとして活用しているので、ノイズを良好に実装基板に逃がすことができる。

【0022】またスタンドオフを $0.025 \sim 0.090$ mm、望ましくは 0.0508 ± 0.0254 mmの範囲内に設定するようにしているので、ノイズを更に良好に実装基板に逃がすことができ、かつ半導体装置に反りが生じた場合でも半導体装置を確実に実装基板に実装することができる。

【0023】更に半導体素子のマウントに貧溶媒の高熱伝導性Agペーストを使用しているため、極めて良好に

半導体素子の発熱を外部に逃がすことが可能となり、この結果発熱による半導体素子の誤動作を防止でき、よって信頼性の高い半導体装置を提供することができる。

【0024】また、従来の半導体装置においては、半導体素子搭載面の裏面と封止樹脂との界面に水分が溜まり、その後半導体装置が加熱された際に、これら水分が気化膨張してパッケージクラックが発生することがあったが、本発明の半導体装置の構造では半導体素子搭載部の半導体素子搭載面の裏面には封止樹脂が存在しないため、このようなクラックが発生することもない。

【0025】更にまた、半導体素子搭載部の半導体素子搭載面の裏面には封止樹脂が存在しないので、その分半導体装置を薄型化することが可能となる。

【図面の簡単な説明】

【図1】本発明の半導体装置を示す断面図。

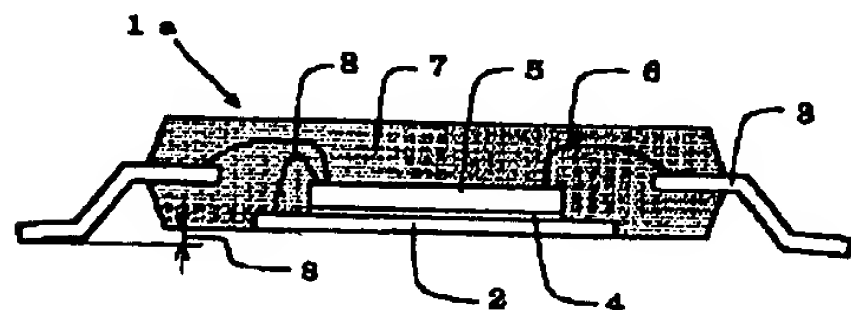
【図2】本発明の半導体装置の実装状態を示す断面図。

【図3】従来の半導体装置を示す断面図。

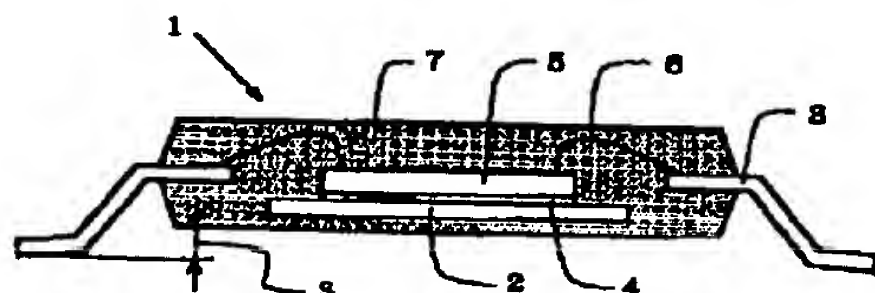
【符号の説明】

- 1、1a 半導体装置
- 05 2 半導体素子搭載部
- 3 リード
- 4 接着剤
- 5 半導体素子
- 6 ボンディングワイヤ
- 10 7 封止樹脂
- 8 ダウンボンド
- 9 実装基板
- 10 半田材
- 11 配線パターン
- 15 12 アースパターン

【図1】



【図3】



【図2】

